

## CELL CHARACTERIZATION AND MODELING

# AccuCell

AccuCell은 스탠더드 셀, I/O, 커스텀 셀 라이브러리를 추출하고 검증하기 위하여 정확성, 자동화, 고속성, 유연성을 갖춘 소프트웨어 툴입니다.

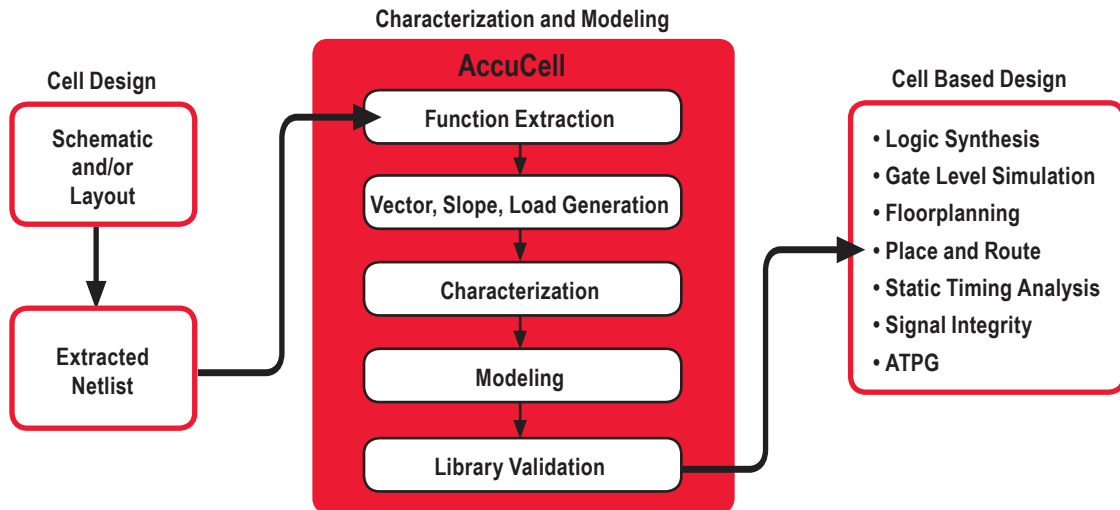


- 앞선 VDSM 기술에 필요한 정확한 싱글-패스, 상태 종속형 타이밍, 파워, 누설, 노이즈의 Liberty™ .lib 라이브러리를 생성
- 동적/정적 셀의 최신 디자인을 지원
- 환경 파일을 간편하게 설정하기 위하여, 기율기/부하 표를 자동으로 선택(Automatic Table Selection, 이하 ATS)
- 환경 파일을 간편하게 설정하기 위한 자동 함수 인식과 벡터 생성에 탁월
- 추출은 Sun Grid Engine (SGE)을 이용하여 멀티-코어 엔진 또는 네트워크에서 병렬 처리
- 고속 API-기반 SmartSpice 추출 엔진을 포함

## 자동화 및 사용의 편의성

- 강력한 스크립트 환경으로 셀과 시뮬레이터의 추출 및 라이브러리의 생성에 필요한 모든 옵션을 명확하게 표현
- 모든 조건의 싱글-패스 추출을 위해 강력한 멀티-코너 추출 모드를 제공
- 유효한 입력 회로 트랩에 대한 넷리스트 스크린 옵션은 결정적인 실수를 방지
- 정적/동적 형식(멀티-전압, 멀티-클록, 클록 작동, 게이트 클록, 멀티-데이터, 스캔 작동, 원-핫(one-hot) 멀티플렉서, 멀티-출력)의 셀을 지원
- 라이브러리를 간편하게 다시 추출하기 위해, 기존 .lib 템플릿에서 자동으로 설정
- 다중 레포트 옵션으로, 상태에 기초한 입력 핀 캐패시턴스를 자동으로 측정
- 변화하는 슬루(slew) 또는 지연에 따른 성능 저하를 포함하거나 포함하지 않는 최대 캐패시턴스 및 기울기를 자동으로 결정
- 선택적인 오버-샘플링(over-sampling) 또는 고정된 표의 크기 최적화 기능으로, 추출 조건을 간단하게 설정하기 위한 ATS 옵션

## AccuCell Characterization and Modeling Process



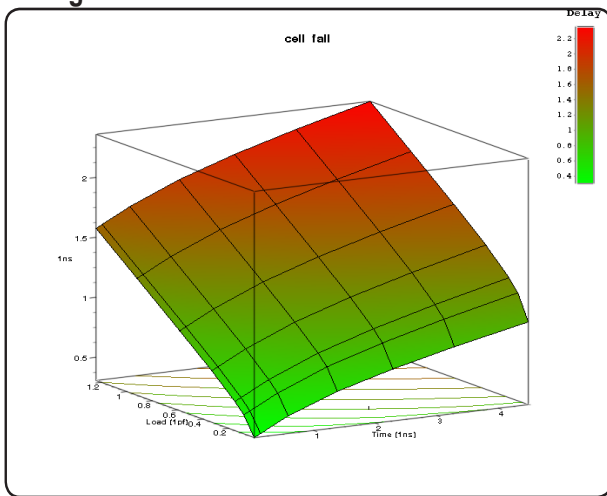
## 앞선 기능

- 앞선 S01 및 언버퍼드(un-buffered) 입력 옵션
- 정확한 VDSM 추출을 위해 최신 멀티-포트 기울기 또는 능동-드라이버 입력 유도 기능을 지원
- 간단하게 통일된 셀 라이브러리 추출 조건을 위한 “ASIC” 플로우
- 정확한 저전압 측정을 위한 능동 부하 및 사용자가 정의한 수동/능동 비선형 부하 효과를 지원
- 확장 추출 옵션으로 설정/정지, 회복/제거, 최소 펄스 폭 추출을 빠르게 평가하여, 다중 클록을 갖는 레벨, 에지(edge), 펄스화 입력으로 정적/동적 스토리지 회로를 지원
- 3상 드라이버 추출은 컨덕턴스 및 전류 측정을 지원
- 탁월한 힘과 상태에 기초한 OBDD(Ordered Binary Decision Diagram, 이하 OBDD) 메소드는 셀 함수를 자동으로 추출하여, 동시 스위칭을 포함한 최종 VDSM 효과의 정확한 SPICE 추출에 필요한 최적의 벡터를 생성
- .lib 노이즈는 고급 VDSM 기술을 지원

## 고속 및 정확성

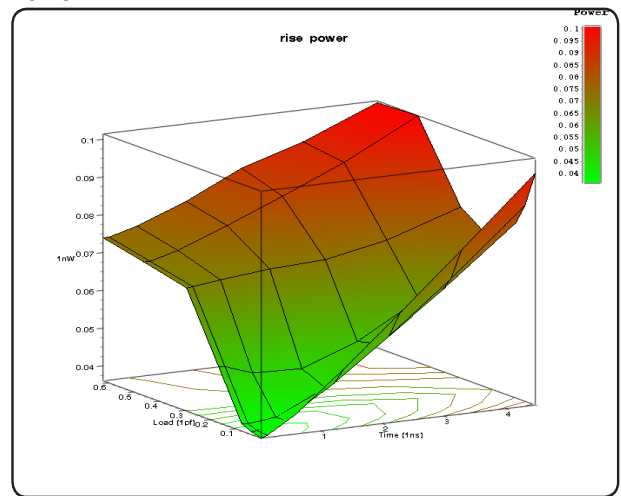
- 공동으로 작용하는 타이밍/파워 추출 결과, 파워 라이브러리 생성을 위한 오버헤드는 거의 0
- 멀티스레드 및 SUN 그리드 기반 환경을 지원하여, 선형에 가까운 속도 향상
- 모든 공개 모델을 위해 HSPICE, SPECTRE와 100% 호환되는 고속 API-기반 SmartSpice 추출 엔진을 포함
- 외부 시뮬레이터로서 HSPICE, SPECTRE, ELDO 지원
- 최적의 SPICE 추출 실행 시간을 위한 자동 벡터 크기 옵션

## Timing



ATS 기능으로 타이밍 호(arc)에 필요한 기율기/부하의 최적표를 식별합니다.

## Power



상태-종속형 파워 분석은 모든 파워 효과를 고려합니다.

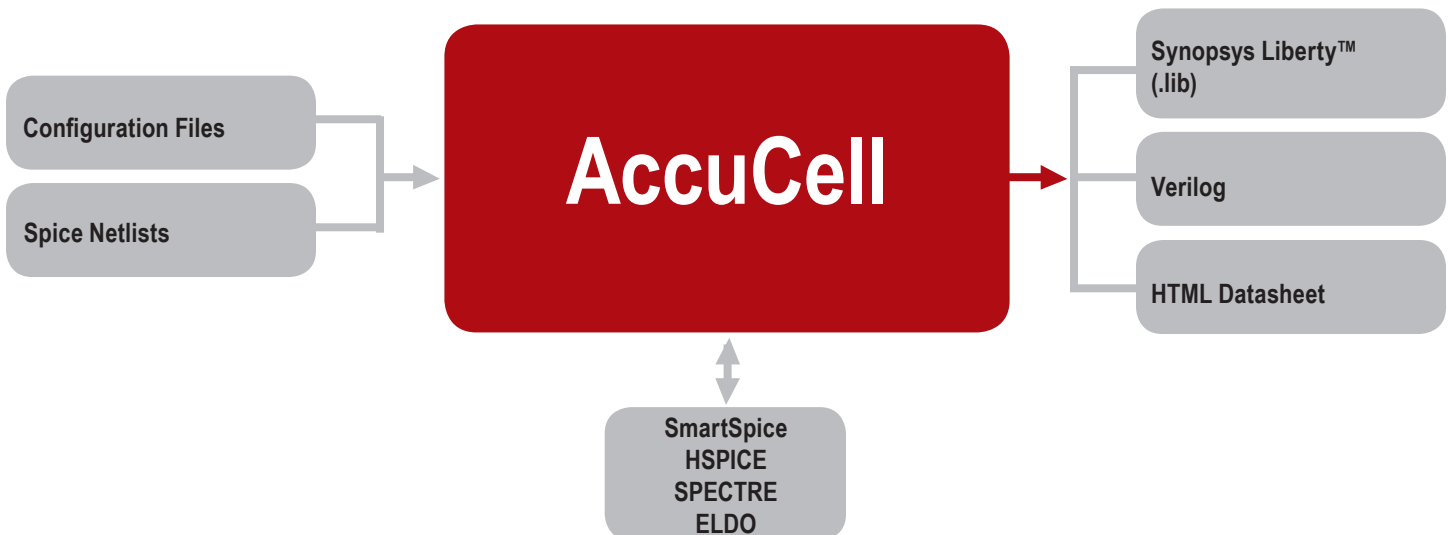
## 유연성 및 업계 표준 출력

- 유연한 시뮬레이션 바이패스, 디버깅, 레포트 옵션은 스크립트 솔루션을 빠르게 검사하여, 추출의 어려움에 대해 근본 원인을 분석
- 정확한 싱글-패스, 상태-종속형 타이밍, 파워, 누설의 Liberty .lib 라이브러리를 생성
- Mentor사의 ATPG 포맷 테스트 라이브러리를 자동으로 생성
- 선택적으로 조정할 수 있는 verilog 모델링 옵션은 다양한 시뮬레이터 및 회귀/백-애노테이션 검증 메소드를 지원
- HTML 셀 라이브러리 데이터시트를 자동으로 생성. 데이터시트 포함 내용: 선택적인 AVG 파워와 MAX 주파수 레포트, 선택적인 사용자 스키매틱, 심볼, 진리표 정보, 선택적인 물리 셀의 세부 사항 및 셀 설명 섹션
- 표-방식의 강력한 사용자 정의 벡터 스크립트 옵션으로 독자적인 추출 필수 사항을 조정 가능
- 선택적인 상태-기반 누설, 스위칭, 잠재 전력, 평균 전력을 최적으로 분석하기 위해 유연한 추출 및 레포트 옵션
- 사용자가 정의한 IV, 전류 이상(glitch), 노이즈 내성(immunity), 노이즈 전파 옵션을 지원

## QA 및 검증 기능

- 기능 검증을 위해 백터로 verilog 테스트벤치를 자동으로 생성
- QA 검정을 위해 모든 실시간 정보에 접근하기 위한 특별 심사 모드 옵션
- 타이밍, 파워의 세부 결과에 대한 QA 분석 및 비교를 위해 그래픽적인 .lib 뷰어

## AccuCell Inputs/Outputs



# SILVACO

(주)실바코 코리아

134-020

서울특별시 강동구 천호동 469-1

스타시티빌딩 5층

Phone: 02-447-5421

Fax: 02-447-5420

E-mail: krsales@silvaco.com

[WWW.SILVACO.CO.KR](http://WWW.SILVACO.CO.KR)

Rev. 101410\_15