

VERILOG NETLIST TO SPICE NETLIST CONVERTER

CatalystDA

CatalystDA는 Verilog 구조 넷리스트를 레이아웃 검증 또는 SPICE 시뮬레이션에 사용할 수 있도록, 동일한 SPICE 포맷 넷리스트로 변환하는 소프트웨어입니다.



- Verilog 구조 서술에서 SPICE 넷리스트를 생성하기 위한 자동화 솔루션
- IEEE 1364-2001 Verilog 입력 파일을 채택
- 표준 SPICE 포맷 외에 Calibre 확장 SPICE 포맷으로 넷리스트 생성 가능
- Verilog 소스 파일의 구문 실행 및 문법적인 점검 실행
- 특정 모듈 정의를 사용할 수 없을지라도, Verilog 넷리스트를 부분적으로 변환
- SPICE 파워 및 그라운드 넷을 자동으로 생성하여 연결
- 수백만 게이트로 이루어진 Verilog 넷리스트 처리 가능
- CatalystDA와 Guardian LVS는 함께 완벽한 레이아웃 검증 솔루션을 제공
- 실바코의 강력한 암호화는 고객 및 서드-파티의 소중한 지적 재산을 보호하기 위해 이용가능

특징

- 재사용의 편의 및 프로젝트 관리를 위해 커맨드 옵션을 옵션 파일에 통합
- 유연한 파워 및 그라운드 넷 명명 옵션
- 동일 이름을 방지하기 위한 기본 게이트 명명 옵션
- 부회로 정의에 핀 추가 가능

Input Example:

```
module top ();
supply1 PWR;
supply0 GND;
wire [0:1] w1;
wire a,b,c;
A inst1 ( 2'b10, w1 );
and inst2 (a, b, c);
endmodule

module A ( in1, out1 );
input [0:1] in1;
output [0:1] out1;
endmodule
```

Output Example:

```
.SUBCKT top
Xinst1 PWR GND w1[0] w1[1] A
Xinst2 a b c and
.ENDS

.GLOBAL GND
.GLOBAL PWR

.SUBCKT A in1[0] in1[1] out1[0] out1[1]
.ENDS
```

CatalystDA Inputs/Outputs



SILVACO

(주)실바코 코리아

134-020

서울특별시 강동구 천호동 469-1

스타시티빌딩 5층

Phone: 02-447-5421

Fax: 02-447-5420

E-mail: krsales@silvaco.com

WWW.SILVACO.CO.KR

Rev. 101410_03